

Name: \_\_\_\_\_

Date: \_\_\_\_\_

# System architecture

H R E M X O M W L W C M Y V Y Q S U H O U M P W  
N E Y I W T N Y P J X I F W Z X P Y A Z O G C K  
M T J B N M H C V Q X J N U R C B E Z I C Y C B  
Q N D H T D Q U B W C I D F X D R Q U W S D D N  
O U Z I A B Q A Y V L W M F A W M O E F T J L D  
M O T N O R A P N U L N O H W X P H C D L T Q A  
L C U P S U D N U W X Z F B F K T X W N O I S R  
F M S U O B K W M F O Z H J M R Z G L E O C X K  
Y A E T M A T N A J A E A G W W E W K D U Q E C  
M R G X E T P Y I R Z O Q S O G M T T V A T Z D  
I G B B T C T C R R E Z H G O I L W T A R O B U  
R O J F H J X R V S H Y K V U F S S H D S C X V  
I R O U I G Y H O E X L X B Q Y E Z W N W A F Z  
T P W H N Q X D U H K L E Q X Q C H Y G R Y R C  
A Z F Y G L G D T Q D I W I S A C A C H E R T X  
W V R J F Y B U R A O I N S C X A S Y N P R Y W  
H G V H C T E F A L T C P I K V L L X M G R O P  
H Q P T Q X T O M D W F T H B T F D K V E U K N  
A F B A U E S Y P U B I N E T U C E X E T J Q S  
X M D D G C U R X C O R E D M Z Y U J P S Z I U  
O C L O C K S P E E D X L F F I R H U I N A V W  
Y C A G X D C E S T Q O A H N X Z T P H M I M T  
Y F O Y P S Q V S P Q A P P E A J R T O T C W Q  
R A R R U E J L T L M A W W C O C B Z P E J S O

Program Counter  
Hardware  
Output  
input  
MDR

Clock Speed  
Execute  
Fetch  
Core  
CPU

something  
Decode  
Cache  
MAR